

(51)Int.C1. ⁵	識別記号	府内整理番号	F I	技術表示箇所
G 0 6 F 12/02	5 1 0	8841-5 B		
G 0 6 K 19/07				
G 1 1 C 5/00	3 0 2 Z	2116-5 L 8623-5 L 9191-5 L	G 0 6 K 19/00 G 1 1 C 17/00	N 3 0 9 A
審査請求 未請求 請求項の数1			(全8頁) 最終頁に続く	

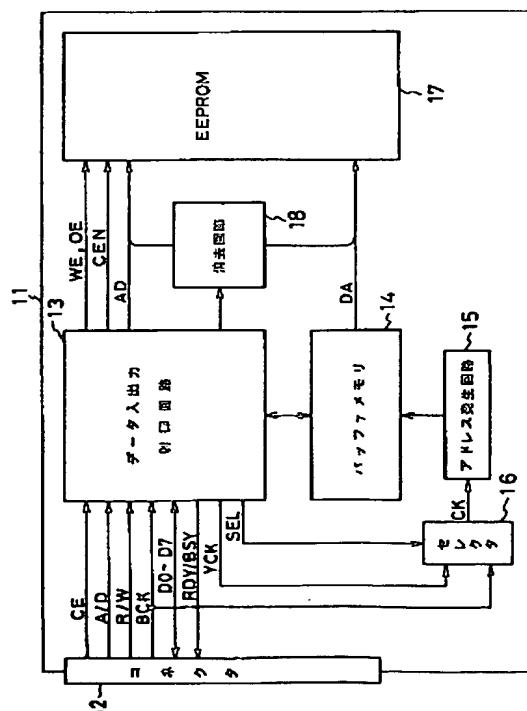
(21)出願番号	特願平3-200311	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成3年(1991)8月9日	(71)出願人	000221029 東芝エー・ブイ・イー株式会社 東京都港区新橋3丁目3番9号
		(72)発明者	小西 和夫 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝映像メディア技術研究所内
		(72)発明者	須山 高彰 東京都港区新橋3丁目3番9号 東芝エー・ブイ・イー株式会社内
		(74)代理人	弁理士 鈴江 武彦

(54)【発明の名称】メモリカード装置

(57)【要約】

【目的】この発明は、ブロック単位のイレースしかできなくても、EEPROMの記憶内容をページ単位で書き替えることができるメモリカード装置を提供することを目的としている。

【構成】パケットデータとこのパケットデータの管理情報であるページ単位のパケットヘッダデータとがブロック単位で書き込まれ、ページ単位でのデータの書き込み及びブロック単位でのデータの消去が可能なEEPROM17を備えたメモリカード装置において、パケットヘッダデータの書き替えが要求された状態で、パケットヘッダデータと該パケットヘッダデータが管理するパケットデータとを書き込み可能な空き記憶領域を検索し、この空き記憶領域に新たなパケットヘッダデータをページ単位で書き込むとともに、パケットデータをページ単位で順次書き移す制御手段13を備えている。



【特許請求の範囲】

【請求項1】 パケットデータとこのパケットデータの管理情報であるページ単位のパケットヘッダデータとがブロック単位で書き込まれ、ページ単位でのデータの書き込み及びブロック単位でのデータの消去が可能なEEPROMを備えたメモリカード装置において、前記パケットヘッダデータの書き替えが要求された状態で、パケットヘッダデータと該パケットヘッダデータが管理するパケットデータとを書き込み可能な空き記憶領域を検索し、この空き記憶領域に新たなパケットヘッダデータをページ単位で書き込むとともに、前記パケットデータをページ単位で順次書き移す制御手段を具備してなることを特徴とするメモリカード装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体メモリとしてEEPROM(エレクトリカリィ・イレーサブル・アンド・プログラマブル・リード・オンリー・メモリ)を使用したメモリカード装置に係り、特に撮影した被写体の光学像をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置等に使用して好適するものに関する。

【0002】

【従来の技術】周知のように、撮影した被写体の光学像を固体撮像素子を用いて電気的な画像信号に変換し、この画像信号をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置が開発されている。そして、この種の電子スチルカメラ装置にあっては、半導体メモリをカード状のケースに内蔵してなるメモリカードを、カメラ本体に着脱自在となるように構成することによって、通常のカメラにおけるフィルムと等価な取り扱いができるようになされている。

【0003】ここで、電子スチルカメラ装置のメモリカードは、現在、標準化が進められていて、内蔵される半導体メモリとしては、複数枚のデジタル画像データを記録するために大記憶容量のものが要求され、例えばSRAM(スタティック・ランダム・アクセス・メモリ)、マスクROM及び電気的にデータの書き込みや消去が可能なEEPROM等が考えられており、SRAMを用いたメモリカードは既に商品化されている。

【0004】ところで、SRAMを用いたメモリカードは、どのようなフォーマットのデータ構成にも対応することができるとともに、データの書き込みスピード及び読み出しスピードも速いという利点がある反面、書き込んだデータを保持するためのバックアップ電池をメモリカード内に収容する必要があるため、電池収容スペースを設置する分だけ記憶容量が削減されるとともに、SRAM自体のコストが高く経済的な不利を招くという問題を持っている。

【0005】そこで、現在では、SRAMの持つ問題点

を解消するために、メモリカードに用いられる半導体メモリとしてEEPROMが注目されている。このEEPROMは、磁気ディスクに代わる記録媒体として注目を浴びているもので、データ保持のためのバックアップ電池が不要であるとともに、チップ自体のコストを安くすることができる等、SRAMの持たない特有な利点を有することから、メモリカード用として使用するための開発が盛んに行なわれている。

【0006】ここで、図3は、SRAMを用いたメモリカード(SRAMカード)とEEPROMを用いたメモリカード(EEPROMカード)との長短を比較して示している。まず、比較項目1、2のバックアップ電池及びコストについては、既に前述したように、SRAMカードはバックアップ電池が必要でありコストも高いという問題があるのに対し、EEPROMカードはバックアップ電池が不要でコストも低くすることができるという利点を有している。

【0007】次に、比較項目3、4の書き込みスピード及び読み出しスピードについては、アドレスで任意に指定したバイトまたはビットに対して、データの書き込み及び読み出しを行なう、SRAMとEEPROMと共に共通のランダムアクセスモードと、複数の連続するバイト(数百バイト)でなるページを指定することにより、ページ単位で一括してデータの書き込み及び読み出しを行なう、EEPROMに特有のページモードとに分けて考えられる。

【0008】そして、ランダムアクセスモードにおいて、SRAMは書き込みスピード及び読み出しスピードが共に速く、EEPROMは書き込みスピード及び読み出しスピードが共に遅くなっている。また、EEPROMは、ページモードにおいて、1ページ分の大量のデータを一齊に書き込み及び読み出しすることから、ランダムアクセスモードに比してデータの書き込みスピード及び読み出しスピードは速くなっている。

【0009】さらに、比較項目5のイレース(消去)モードは、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、既にデータの書き込まれている領域に新たにデータを書き込む場合、先に書き込まれているデータを一旦イレースしないと新たなデータを書き込むことができないため、データの書き込みを行なうに際して、このイレースモードが実行されるようになっている。そして、このイレースモードには、EEPROMの全ての記憶内容を一括して消去するチップイレースと、複数のページでなるブロック(数Kバイト)単位で記憶内容を消去するブロックイレースとがある。

【0010】また、比較項目6の書き込みペリファイも、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、データ書き込みを行なう場合、通常1回の書き込み動作

では完全な書き込みが行なわれない。このため、EEPROMに対して1回の書き込み動作を行なう毎にEEPROMの書き込み内容を読み出し、正確に書き込まれているか否かをチェックする必要があり、これが書き込みペリファイである。

【0011】具体的には、EEPROMに書き込むべきデータをバッファメモリに記録しておき、バッファメモリからEEPROMにデータを転送して書き込んだ後、EEPROMの書き込み内容を読み出し、バッファメモリの内容と比較して一致しているか否かを判別している。そして、書き込みペリファイの結果、不一致（エラー）と判定された場合には、再度バッファメモリの内容をEEPROMに書き込む動作を繰り返すようにしている。

【0012】以上の比較結果から明らかなように、EEPROMには、バックアップ電池が不要でありコストが安く、しかもページ単位のデータ書き込み及び読み出しが可能である等の、SRAMに見られない特有な利点が備えられている反面、ランダムアクセスモードにおけるデータの書き込みスピード及び読み出しが遅いとともに、イレースモードや書き込みペリファイ等のようなSRAMにはないモードを必要とするという不都合もある。

【0013】そこで、メモリカードに使用する半導体メモリとして、現在使用されているSRAMに代えてEEPROMを使用することを考えた場合、データの書き込みスピード及び読み出しが問題や、イレースモード及び書き込みペリファイ等を必要とするという問題を解消し、SRAMを内蔵したメモリカードと等価な取り扱いができるように、つまりSRAMカードライクに使用できるように細部に渡って種々の改良を施すことが、肝要なこととなっている。

【0014】この場合、特に問題となることは、EEPROMに対してデータの書き替えを行なう場合には、必ずイレースを行なう必要があるということと、EEPROMのデータ書き込みの最小単位が数百バイトのページであり、イレースの最小単位がページよりも大きい数Kバイトのブロック単位であるということである。すなわち、電子スチルカメラ装置のメモリカードに用いられるEEPROMには、主としてデジタル画像（音声を含む）データが記録されることになるが、このようなデータは、パケットデータと称され、図4に示すように、EEPROMの記憶領域中にブロック単位で書き込まれる。

【0015】そして、各パケットデータには、そのパケットデータ特有の管理情報（日付けやタイトル等）である1ページのパケットヘッダデータが付加されるようになっている。このため、例えばパケットのタイトルを変えたい場合、パケットヘッダデータを一旦イレースして新たなデータに書き替えることになるが、イレースの最

小単位がブロックであることから、パケットヘッダデータをイレースしようとすると、パケットヘッダデータだけでなく必要とするパケットデータまでもイレースされてしまうため、パケットヘッダデータのみの書き替えができないという問題が生じている。

【0016】

【発明が解決しようとする課題】以上のように、EEPROMを内蔵した従来のメモリカードでは、イレースの最小単位がブロックであることから、ブロックよりも小さいページ単位でのデータの書き替えを行なうことができないという問題を有している。

【0017】そこで、この発明は上記事情を考慮してなされたもので、ブロック単位のイレースしかできなくても、EEPROMの記憶内容をページ単位で書き替えることができる極めて良好なメモリカード装置を提供することを目的とする。

【0018】

【課題を解決するための手段】この発明に係るメモリカード装置は、パケットデータとこのパケットデータの管理情報であるページ単位のパケットヘッダデータとがブロック単位で書き込まれ、ページ単位でのデータの書き込み及びブロック単位でのデータの消去が可能なEEPROMを備えたものを対象としている。そして、パケットヘッダデータの書き替えが要求された状態で、パケットヘッダデータと該パケットヘッダデータが管理するパケットデータとを書き込み可能な空き記憶領域を検索し、この空き記憶領域に新たなパケットヘッダデータをページ単位で書き込むとともに、パケットデータをページ単位で順次書き移す制御手段を備えるようにしたものである。

【0019】

【作用】上記のような構成によれば、パケットヘッダデータの書き替えが要求された状態で、EEPROMのパケットヘッダデータ書替用記憶領域中から空き領域を検索し、この空き領域に新たなパケットヘッダデータをページ単位で書き込むとともに、元のパケットデータを先に書き込んだ新パケットヘッダデータに続けてページ単位で書き移すようにしたので、EEPROMがブロック単位のイレースしかできなくても、ページ単位のパケットヘッダデータを書き替えることが可能となる。

【0020】

【実施例】以下、この発明を電子スチルカメラ装置に適用した場合の一実施例について図面を参照して詳細に説明する。図1において、11はメモリカード本体で、その一端部に設置されたコネクタ12を介して、図示しない電子スチルカメラ本体に接続されるようになされている。このコネクタ12には、電子スチルカメラ本体側から、メモリカード本体11に書き込むべきデジタルデータDAと、その書き込み場所を示すアドレスデータADとが供給される。これらデジタルデータDA及びアドレ

データADは、バスラインD0～D7を介してデータ入出力制御回路13に供給されている。

【0021】また、電子スチルカメラ本体からは、コネクタ12に対して、メモリカード本体11を選択したときH(ハイ)レベルとなるカードイネーブル信号CEと、バスラインD0～D7に供給されたデータがアドレスデータADのときL(ロー)レベルとなりデジタルデータDAのときHレベルとなるアドレス/データ切替信号A/Dと、後述するEEPROMに対するデータ書き込み要求のときLレベルとなりデータ読み出し要求のときHレベルとなるリード/ライト切替信号R/Wと、アドレスデータADに同期したバスロックBCKとが、供給されるようになっている。

【0022】これらカードイネーブル信号CE、アドレス/データ切替信号A/D、リード/ライト切替信号R/W及びバスロックBCKも、データ入出力制御回路13に供給されている。また、電子スチルカメラ本体からは、コネクタ12を介してEEPROMに対するデータのイレースを要求する命令も、データ入出力制御回路13に供給されるようになっている。また、このデータ入出力制御回路13からは、電子スチルカメラ本体からのデジタルデータDAの入力許可時にHレベルとなり、入力拒否時にLレベルとなるレディ/ビジィ切替信号RDY/BSYが発生されるようになっている。

【0023】ここで、概略的な動作について説明すると、上記コネクタ12に供給されたデジタルデータDAは、データ入出力制御回路13の制御により、一旦バッファメモリ14に取り込まれ記録される。このときのバッファメモリ14のデジタルデータDAの取り込みタイミングは、アドレス発生回路15から出力されるアドレスデータによってコントロールされる。また、このアドレス発生回路15は、セレクタ16によって選択されたクロックCKをカウントして、バッファメモリ14へのアドレスデータを生成している。このセレクタ16には、上記バスロックBCKとデータ入出力制御回路13から出力されるクロックYCKとが供給されるようになっている。

【0024】そして、バッファメモリ14のデジタルデータDAの取り込み時には、セレクタ16が、データ入出力制御回路13から出力されるセレクト信号SELによってバスロックBCKを選択し、クロックCKとしてアドレス発生回路15に導出している。このため、電子スチルカメラ本体からコネクタ12に送出されたデジタルデータDAは、バスロックBCKに基づいて生成されるアドレスデータにしたがって、バッファメモリ14に書き込まれることになる。

【0025】その後、データ入出力制御回路13は、バッファメモリ14に対するデジタルデータDAの書き込みが終了すると、セレクト信号SELを制御して、自己の生成するクロックYCKが、アドレス発生回路15に

導出されるようにセレクタ16を切り替える。このため、クロックYCKに基づいてアドレス発生回路15で生成されるアドレスデータによって、バッファメモリ14からデジタルデータDAが読み出される。

【0026】このとき、データ入出力制御回路13は、EEPROM17に対してチップイネーブル信号CEN及びライトイネーブル信号WEを出力するとともに、アドレスデータADを出し、バッファメモリ14から読み出されたデジタルデータDAを、EEPROM17に10ページ単位で書き込むように制御する。そして、EEPROM17にデジタルデータDAが書き込まれた状態で、データ入出力制御回路13は、EEPROM17に対して、アウトイネーブルデータOE及び先にデータの書き込みを指定したアドレスデータADを出力して、EEPROM17から書き込んだデジタルデータDAを読み出させ、バッファメモリ14に記録されたデジタルデータDAと一致しているか否かを判別する、書き込みペリファイを実行する。

【0027】そして、EEPROM17から読み出した20デジタルデータDAと、バッファメモリ14に記録されたデジタルデータDAとが一致していないと、データ入出力制御回路13は、再度、バッファメモリ14からEEPROM17にデジタルデータDAを転送して書き込みを行ない、この動作が、EEPROM17から読み出したデジタルデータDAと、バッファメモリ14に記録されたデジタルデータDAとが完全に一致するまで繰り返され、ここにデジタルデータDAのEEPROM17への書き込みが行なわれる。

【0028】また、電子スチルカメラ本体からEEPROM17に記録されたデータをイレースする命令が発生されると、データ入出力制御回路13は、その消去命令に基づいて消去回路18を駆動する。この消去回路18は、データ入出力制御回路13の制御に基づいて、EEPROM17のアドレスライン及びデータラインに消去用の信号を出力することにより、EEPROM17を電気的にチップイレースまたはブロックイレースする。

【0029】次に、EEPROM17から、デジタルデータDAをメモリカード本体11の外部に読み出す動作について説明する。まず、電子スチルカメラ本体側から40コネクタ12を介して読み出し要求と読み出すべきデータの記録されたアドレスが指定される。すると、データ入出力制御回路13は、EEPROM17に対してチップイネーブル信号CEN、アウトイネーブルデータOE及びアドレスデータADを出力し、EEPROM17からページ単位でデジタルデータDAを読み出すとともに、自己の生成するクロックYCKがアドレス発生回路15に導出されるようにセレクタ16を切り替え、バッファメモリ13に書き込ませる。

【0030】その後、データ入出力制御回路13は、コネクタ12を介して電子スチルカメラ本体側から供給さ

れるバスクロックBCKが、アドレス発生回路15に導出されるようにセレクタ16を切り替え、バスクロックBCKに基づいてアドレス発生回路15で発生されるアドレスデータで、バッファメモリ14からデータを読み出し、コネクタ12を介して電子スチルカメラ本体に導出させ、ここにデジタルデータDAの読み出しが行なわれる。

【0031】したがって、上記のような構成によれば、電子スチルカメラ本体とメモリカード本体11との間ににおけるデータ転送は、必ずバッファメモリ14を介して行なわれるので、データの書き込みスピード及び読み出しスピードも向上し、SRAMカードライクに使用することができるようになる。また、EEPROM17に特有の書き込みペリファイも、メモリカード本体11の内部に設けられたバッファメモリ14を用いて行なうようしているので、メモリカード本体11の取り扱いとしては、全くSRAMカードライクに使用することができる。

【0032】ここで、図2に示すように、EEPROM17は、複数(図示の場合は2つ)のチップ17a, 17bから構成されており、EEPROMチップ17bにパケットヘッダデータ書替用記憶領域が設定されている。そして、今、EEPROMチップ17aの所定のパケットに対してそのパケットヘッダデータの書き替えが要求されると、まず、データ入出力制御回路13は、EEPROMチップ17bのパケットヘッダデータ書替用記憶領域中から、1ブロック分の空き領域を検索する。

【0033】そして、データ入出力制御回路13は、EEPROMチップ17bの検索した空き領域に、電子スチルカメラ本体から出力される新たなパケットヘッダデータをページ単位で書き込み、この新パケットヘッダデータの書き込み終了後、EEPROMチップ17aのパケットデータをEEPROMチップ17bに先に書き込んだ新パケットヘッダデータに続けてページ単位で書き移すように動作する。その後、EEPROMチップ17

10

20

30

aの書き移されたパケットは、データ入出力制御回路13の制御によってブロックイレースされ、新たなパケットヘッダデータ書替用記憶領域として保存される。

【0034】したがって、上記実施例のような構成によれば、パケットヘッダデータの書き替えが要求された状態で、EEPROMチップ17bのパケットヘッダデータ書替用記憶領域中から1ブロック分の空き領域を検索し、この空き領域に新たなパケットヘッダデータをページ単位で書き込んだ後、EEPROMチップ17aのパケットデータをEEPROMチップ17bに先に書き込んだ新パケットヘッダデータに続けてページ単位で書き移すようにしたので、EEPROM17がブロック単位のイレースしかできなくても、ページ単位のパケットヘッダデータを書き替えることが可能となる。なお、この発明は上記実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

【0035】

【発明の効果】以上詳述したようにこの発明によれば、ブロック単位のイレースしかできなくても、EEPROMの記憶内容をページ単位で書き替えることができる極めて良好なメモリカード装置を提供することができる。

【図面の簡単な説明】

【図1】この発明に係るメモリカード装置の一実施例を示すブロック構成図。

【図2】同実施例の動作を説明するために示す図。

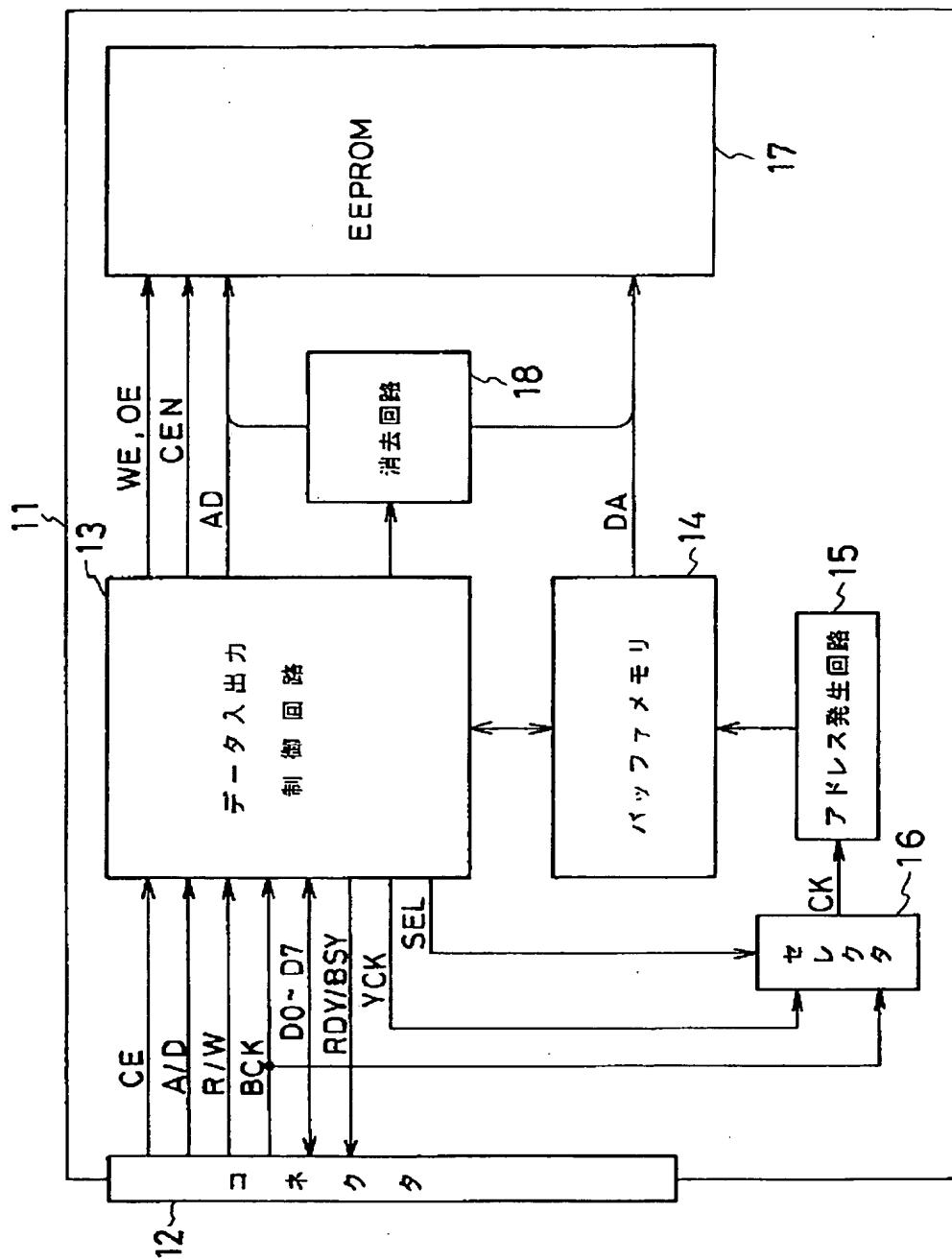
【図3】SRAMとEEPROMとの長短を比較して示す図。

【図4】EEPROM上における記録フォーマットを説明するために示す図。

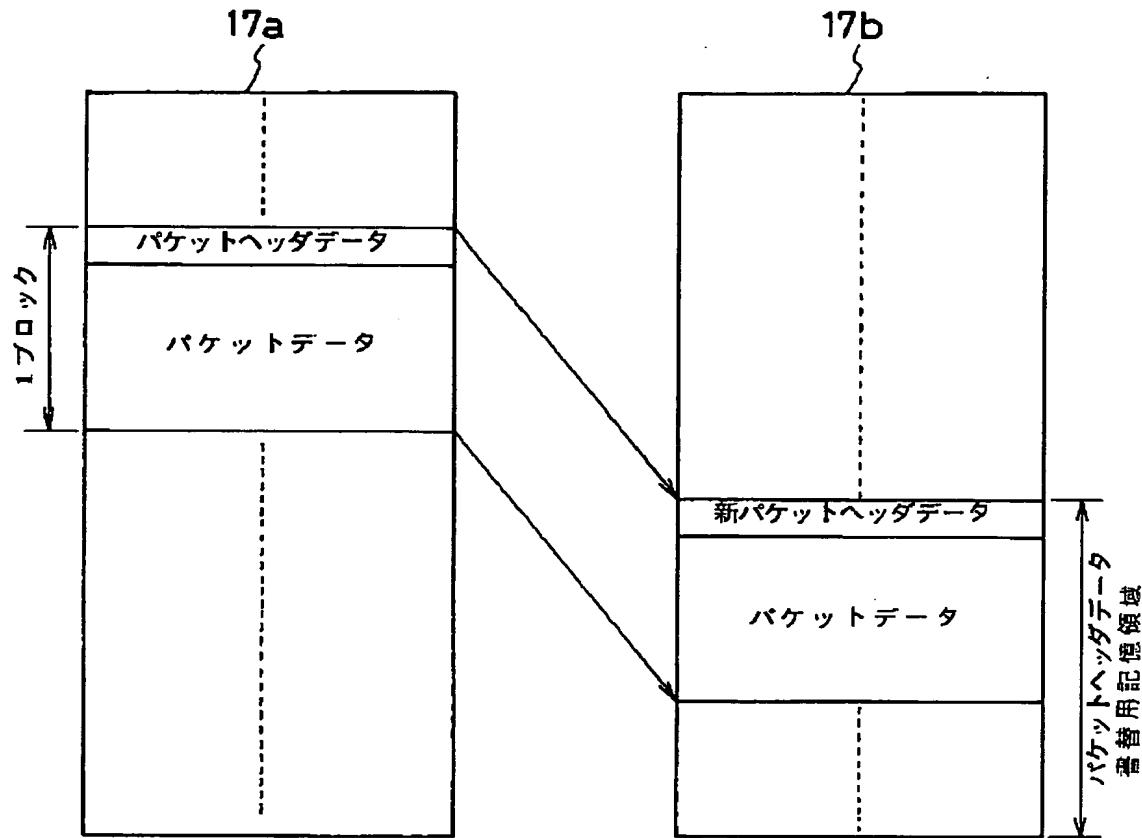
【符号の説明】

11…メモリカード本体、12…コネクタ、13…データ入出力制御回路、14…バッファメモリ、15…アドレス発生回路、16…セレクタ、17…EEPROM、18…消去回路。

【図1】



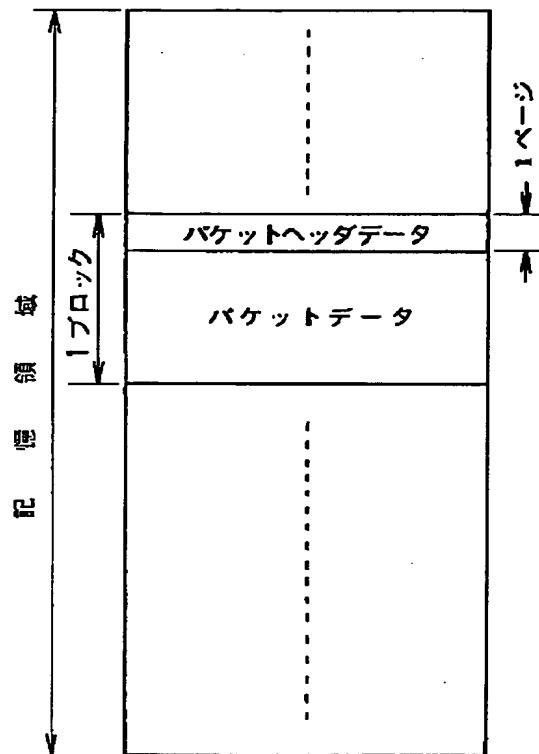
【図2】



【図3】

比較項目	SRAMカード	EEPROMカード
1. バックアップ電池	有	無
2. コスト	高	やや低
3. 書き込みスピード(ランダム) (ページ)	速	遅
4. 読み出しスピード(ランダム) (ページ)	-----	やや速
5. イレースモード	無	有
6. 書き込みベリファイ	必要無	必要有

【図4】



フロントページの続き

(51)Int.Cl.⁵

G 1 1 C 7/00
16/06

識別記号

3 1 5

序内整理番号

7323-5 L

F I

技術表示箇所